

Mémoire statique à matrices d'éléments bi-stables pour machines à calculer électroniques.

Société dite : ING. C. OLIVETTI & C. (S. P. A.) résidant en Italie.

Demandé le 31 janvier 1958, à 14^h 26^m, à Paris.

Délivré le 15 juin 1959. — Publié le 9 décembre 1959.

(Demande de brevet déposée en Italie le 2 février 1957, au nom de la demanderesse.)

La présente invention a pour objet les mémoires statiques à matrices d'éléments bi-stables pour machines à calculer électroniques, pour machines élaboratrices de données et similaires.

On connaît des mémoires de ce type dans lesquelles les éléments bi-stables sont disposés selon un réseau polidimensionnel de lignes coordonnées, lesdits éléments étant individualisés par les intersections de ces lignes. Un élément donné peut être commuté d'un état d'équilibre à l'autre en pilotant les lignes coordonnées se coupant en lui à l'aide d'impulsions convenables développées par des moyens de pilotage associés auxdites lignes.

Dans les matrices connues les lignes coordonnées parallèles d'une matrice plane sont associées à des moyens de pilotage indépendamment l'une de l'autre, de sorte qu'une impulsion pilote est apte à piloter vers un état donné seulement les éléments d'une de ces lignes. Par conséquent, le pilotage réussit complexe et onéreux parce qu'il requiert un grand nombre de moyens.

Un but de la présente invention, c'est de réaliser une nouvelle mémoire statique à matrices telle que le problème du pilotage soit notablement simplifié; un autre but, c'est de réduire remarquablement le nombre des moyens nécessaires pour piloter une mémoire du type à matrices.

L'invention se caractérise principalement en ce que les lignes coordonnées parallèles, d'une dimension au moins, d'une matrice plane sont associées à paires en sens opposé auxdits moyens de pilotage, de sorte qu'une même impulsion de pilotage puisse par l'inversion du sens piloter alternativement vers un état donné les éléments de l'une ou de l'autre ligne d'une paire.

Suivant une forme d'exécution préférée, la présente invention se rapporte, notamment mais non exclusivement, à une mémoire à matrice dont les éléments sont des noyaux d'un matériel magnétique ayant une caractéristique d'hystérésis substantiellement rectangulaire.

Comme il est bien connu, ces noyaux peuvent

être saturés à l'un ou à l'autre de deux états magnétiques stables par le moyen d'impulsions de courant développées par des tubes électroniques, des transistors, des transformateurs d'impulsions, des noyaux magnétiques et similaires.

A titre d'exemple, on va considérer une matrice comprenant h plans de $n \times n$ noyaux pilotés par des transformateurs d'impulsions disposés à leur tour en submatrices.

Dans chaque matrice plane les noyaux sont disposés par rangées et par colonnes. Tous les noyaux de chaque rangée sont couplés inductivement à un correspondant roulement de rangée et tous les noyaux de chaque colonne sont couplés à un correspondant roulement de colonne. En outre un roulement de lecture et un roulement d'inhibition sont couplés à tous les noyaux d'un plan. Chacun de ces roulements peut être formé par un seul fil relié à ses respectifs noyaux.

Au but de commuter un noyau de la matrice les fils de rangée et de colonne se coupant en lui sont excités au moyen d'impulsions de courant de sorte que chaque fil induise une force magnétomotrice égale à la moitié de la force nécessaire pour commuter un noyau.

De cette façon seulement le noyau sélectionné est commuté dans l'état choisi, tandis que tous les autres noyaux couplés avec les fils excités conservent invariable leur état actuel.

Pendant un cycle d'écriture un noyau sélectionné est piloté vers l'état N au but d'emmagasiner une unité binaire.

Pendant un cycle de lecture un noyau sélectionné est piloté vers l'état P indépendamment de son état actuel. Par conséquent, si l'état actuel est N, le noyau subit une transition et pour cela une impulsion est induite dans le roulement de lecture. Au but de rétablir dans ce noyau l'état actuel, le cycle de lecture est suivi immédiatement par un cycle d'écriture.

Au contraire, lorsque l'état actuel du noyau interrogé est égal à P, aucune impulsion de lecture

n'apparaît et partant le cycle d'écriture doit être inhibé en excitant le roulement d'inhibition par le moyen d'une impulsion de courant ayant sens opposé à celui de l'impulsion d'écriture de rangée ou de colonne.

Les caractéristiques de la présente invention ressortiront de la description qui va suivre, donné à titre d'exemple non pas limitatif, en se reportant aux figures jointes :

La figure 1 représente le schéma électrique d'une mémoire statique à matrice de noyaux magnétiques incorporant l'invention et pilotée par des transformateurs linéaires d'impulsions disposés en submatrices;

La figure 2 est un diagramme schématique d'une mémoire à matrice incorporant l'invention et pilotée par des transistors bidirectionnels;

La figure 3 est un diagramme schématique d'une mémoire à matrice incorporant l'invention et pilotée par des transistors unidirectionnels;

La figure 4 représente le schéma d'une première forme de réalisation des assemblages des fils de pilotage d'une mémoire à matrice magnétique incorporant l'invention;

La figure 5 est un schéma de réalisation pratique d'une mémoire à matrice pilotée selon le schéma de la figure 4;

La figure 6 représente le schéma d'assemblage des fils d'inhibition d'une mémoire à matrice pilotée selon le schéma de la figure 4;

La figure 7 représente le schéma d'une deuxième forme de réalisation des assemblages des fils de pilotage d'une mémoire à matrice incorporant l'invention;

La figure 8 représente schématiquement la construction d'une mémoire à matrice pilotée selon le schéma de la figure 7;

La figure 9 représente le schéma d'assemblage des fils d'inhibition d'une mémoire à matrice pilotée selon le schéma de la figure 7.

En référence à la figure 1, par 54 est indiquée une matrice plane consistant en un réseau bidimensionnel de $n \times n$ noyaux magnétiques 55. Les noyaux 55 sont disposés suivant des lignes coordonnées en n rangées x et en n colonnes y et ils sont couplés inductivement à des fils de pilotage associés auxdites lignes coordonnées x et y .

Notamment, deux rangées parallèles alternes x et x' sont associées aux fils 56 respectivement 57, tandis qu'une colonne y est associée à un fil 60.

Selon l'invention, par l'entremise d'une connexion 149, les deux fils de rangée 56 et 57 sont assemblés en série au roulement secondaire 58 d'un transformateur linéaire d'impulsions 59.

On obtient ainsi un circuit clos, comprenant le roulement 58, le fil 56, la connexion 149 et le fil 57 qui permet à une impulsion pilote engendrée par le secondaire 58 de parcourir en sens opposés les

fils 56 et 57 induisant ainsi des inductions magnétiques de sens opposé dans les noyaux respectivement couplés auxdits fils.

On voit donc que, par l'inversion du sens d'une impulsion pilote, un seul transformateur 59 peut alternativement piloter vers un état donné les éléments couplés à deux distincts fils de rangée 56 et 57. Par conséquent, au but de piloter toutes les

n rangées de la matrice 54 suffisent seulement $\frac{n}{2}$ transformateurs qui sont disposés en une submatrice bi-dimensionnelle 62.

Le fil de colonne 60 est aussi connecté au secondaire 150 d'un transformateur 151, mais le circuit correspondant est clos vers masse comme dans les usuelles matrices connues. Les colonnes de la matrice 54 sont donc pilotées indépendamment l'une de l'autre et elles exigent pour cela n distincts transformateurs d'impulsions, qui sont disposés en une submatrice bidimensionnelle 61.

Les transformateurs d'impulsions sont tous égaux entre eux et sont assemblés dans les submatrices correspondantes par un système de fils de sélection horizontale et de paires de fils de sélection verticale, comme représenté en figure 1. Les connexions sont les mêmes pour tous les transformateurs et partant une description détaillée sera faite seulement pour une d'elles, notamment pour le transformateur 59.

Le transformateur 59 a un roulement primaire 63 avec un branchement central 64 connecté à un fil 65 de sélection horizontale. Ce fil à son tour est connecté à la sortie 152 d'un répéteur cathodique 66, qui à l'aide d'un inverseur 36 est contrôlé par une sortie 33 d'un décodificateur à diodes 67 associé à un registre d'adresse 68. D'ordinaire la sortie 33 est positive et pour cela l'inverseur 36 est en conduction, le répéteur cathodique 66 est bloqué et le fil 65 est à masse.

La portion gauche du roulement 63 est connectée à travers une diode 19 au fil 153a d'une paire de sélection verticale 153. Le fil 153a est en outre connecté à l'anode d'un tube 69 ayant les fonctions de porte de courant. Analogiquement la portion droite du roulement 63 est connectée à travers une diode 20 à l'autre fil 153b de la paire 153, le fil 153b étant à son tour connecté à l'anode d'un tube 70 agissant en porte de courant.

Les portes de courant 69 et 70 sont des pentodes génératrices de courant qui peuvent être activées simultanément sur leurs grilles de contrôle par une sortie 79 d'un décodificateur 77 associé à un registre d'adresse 73. Les tubes 69 et 70 peuvent en outre être portés indépendamment en conduction en pilotant leurs cathodes par le moyen des répéteurs cathodiques 81 respectivement 83.

Notamment la sortie 80 du répéteur 81 est connectée aux cathodes de toutes les portes de

courant de gauche et la sortie 82 du répéteur 83 est connectée aux cathodes de toutes les portes de courant de droite de la submatrice 62.

La grille de contrôle du répéteur cathodique 81 est connectée à travers une porte « ou » 90 aux sorties des portes « et » 86 et 87, chacune ayant deux entrées. Les entrées de la porte « et » 86 sont connectées aux termineurs 75 respectivement 84, et les entrées de la porte « et » 87 aux termineurs 76 respectivement 85.

D'une manière analogue la grille de contrôle du répéteur cathodique 83 est connectée à travers une porte « ou » 91 à une première porte « et » 88, ayant pour entrées les termineurs 75 et 85 et à une deuxième porte « et » 89 ayant pour entrées les termineurs 76 et 84.

Les termineurs 75 et 76 qui représentent la sortie d'une partie binaire 74 du registre 73, sont alternativement l'un positif et l'autre négatif selon l'état dans lequel la partie 74 demeure, tandis que les termineurs 84 et 85 sont usuellement positifs.

Par conséquent, puisque aucune des portes « et » 86, 87, 88, 89 n'a toutes les deux entrées négatives, un potentiel positif est appliqué aux grilles de contrôle des répéteurs cathodiques 81 et 83 qui se trouvent ainsi en conduction, et pour cela ils appliquent, à travers leurs sorties 80 et 82, un potentiel positif à toutes les respectives portes de courant, notamment aux portes 69 et 70, qui demeureront bloquées même si l'on les active sur leurs grilles de contrôle.

Si l'on veut porter en conduction ces dernières portes il faut appliquer des impulsions négatives aux termineurs 84 et 85, ce qui arrive pendant un cycle de pilotage de la mémoire, selon la description qu'on va faire plus avant.

Au but de sélectionner une rangée donnée x de la matrice 54, l'adresse correspondante en code binaire est introduite en partie dans le registre 68 et en partie dans le registre 73.

Ainsi la sortie r du registre 68 excite négativement la sortie correspondante 33 du décodificateur 67, et par cela l'inverseur 36 est bloqué de sorte qu'il porte en conduction le répéteur cathodique 66. Par la sortie 152 de ce répéteur un potentiel positif est donc appliqué au fil 65 et de celui-ci au branchement central du roulement primaire 63 du transformateur 59.

La sortie $r-1$ du registre 73 excite à un potentiel positif la sortie correspondante 79 du décodificateur 77 en activant ainsi la paire correspondante des pentodes 69 et 70. En outre, la sortie de la partie 74 du même registre 73 porte le termineur 75 à un potentiel négatif et le termineur 76 à un potentiel positif.

D'une manière analogue, au but de sélectionner dans la matrice 61 le transformateur 151 associé à une colonne donnée y de la matrice 54, une adresse

correspondante au fil de sélection horizontale 24 est introduite dans un registre 46 et une adresse correspondante à une paire 27 de sélection verticale est introduite dans un registre 47.

Le registre 46 alors excite une sortie 48 d'un décodificateur 49 et puis à travers un amplificateur 23, comprenant un inverseur et un répéteur cathodique, un potentiel positif est appliqué au fil 24. Le registre 47 excite à son tour une sortie 50 d'un décodificateur 51, activant ainsi les portes 25 et 26 associées à la paire 27.

L'ouverture de la porte 25 est contrôlée par le termineur 84 par le moyen d'un répéteur cathodique 52, tandis que l'ouverture de la porte 26 est contrôlée par un termineur 85 par l'intermédiaire d'un répéteur cathodique 53.

Au but de vérifier l'état actuel d'un noyau 71, individualisé par l'intersection de la rangée x et de la colonne y sélectionnées de la manière décrite, on commence un cycle de mémoire consistant dans la succession d'un cycle de lecture, pendant lequel une impulsion négative de commande de lecture est appliquée au termineur 84, et d'un cycle d'écriture, dans lequel une impulsion négative de commande d'écriture est appliquée au termineur 85.

Le termineur 75 étant, lui aussi, négatif, l'impulsion de commande de lecture aboutira à la grille de contrôle du répéteur cathodique 81 par l'intermédiaire de la porte « et » 86, tandis que l'impulsion de commande d'écriture à travers la porte « et » 88 aboutira à la grille de contrôle du répéteur cathodique 83. Ces répéteurs sont donc alternativement interdit et partant ils portent à leur tour en conduction, d'abord la pentode 69 et ensuite la pentode 70.

Par conséquent, puisque le branchement central 64 est maintenu à un potentiel positif par le répéteur 66, un courant électrique s'écoule à travers la portion gauche du roulement 63, la diode 19, le fil 153a et le tube 69 pendant le cycle de lecture, et à travers la portion droite du roulement 63, la diode 20, le fil 153b et le tube 70 pendant le cycle d'écriture.

Le secondaire 58 du transformateur 59 engendre ainsi deux successives impulsions pilotes ayant polarité de sens opposé et qui sont aptes à piloter les noyaux couplés au fil 56 vers l'état magnétique P respectivement N.

Les mêmes impulsions pilotent simultanément les noyaux couplés au fil 57 d'abord vers N et ensuite vers P.

Dans le même temps le transformateur 151 de la submatrice 61 est piloté d'une manière analogue par le moyen de la conduction alterne des portes de courant 25, 26. On engendre ainsi le long du fil 60 une impulsion pilote P suivie par une impulsion pilote N.

On voit donc que les impulsions pilotes de rangée

et de colonne ont sens coïncident, c'est-à-dire PP-NN, pour le noyau sélectionné 71 qui ainsi sera commuté de la manière désirée. Les mêmes impulsions au contraire ont des sens non pas coïncidents, c'est-à-dire PN-NP, pour le noyau 72 qui ainsi ne sera pas commuté.

Alternativement on peut commuter le noyau 72, sans commuter le noyau 71, en invertissant le sens des impulsions pilotes engendrées par le secondaire 58. A ce but il suffit de commuter l'état de la partie 74 de manière à rendre négatif le termineur 76 au lieu du termineur 75.

En fait, dans ce cas l'impulsion de commande de lecture arrive à travers la porte « et » 89 au répéteur cathodique 83, tandis que l'impulsion de commande d'écriture à travers la porte « et » 87 aboutit au répéteur cathodique 81, et pour cela le transformateur 59 sera excité d'abord à travers la portion droite et ensuite à travers la portion gauche de son roulement primaire 63.

Le nombre des organes de pilotage et des respectifs moyens de contrôle, c'est-à-dire les transformateurs d'impulsions et les tubes électroniques qui les contrôlent, associés à la dimension x de la matrice 54 est donc réduit à peu près à la moitié de celui nécessaire pour l'usuel pilotage à lignes indépendantes, décrit, par exemple, en référence à la dimension y de la même matrice 54.

Par conséquent dans une mémoire comprenant M noyaux disposés dans une matrice carrée de $x = y = \sqrt{M}$ lignes coordonnées et pilotée selon l'invention, le nombre total des organes de pilotage est $\frac{x}{2} + y = \frac{x}{2} + \frac{M}{x} = \frac{3}{2}\sqrt{M}$, tandis que lorsqu'on pilote de la manière usuelle connue le nombre requis est $2\sqrt{M}$.

On obtient une ultérieure réduction dans ledit nombre de composantes en disposant les M noyaux dans une matrice rectangulaire de $x = 2y = \sqrt{2M}$ lignes coordonnées. En fait on obtient ainsi un minimum de la fonction $\frac{x}{2} + y$ définie ci-dessus. Il résulte partant que dans ce dernier cas les deux submatrices ont un nombre égal $\left(\sqrt{\frac{M}{2}}\right)$ de transformateurs d'impulsions et qu'elles sont aptes à piloter une matrice ayant un nombre de noyaux double de celui qui peut être piloté par les mêmes submatrices en suivant l'usuel système à lignes indépendantes.

Bien que la description ait été référée à un cas particulier d'une matrice pilotée par des transformateurs d'impulsions disposés en submatrices, la présente invention a un caractère général et elle ne se borne ni à un type particulier d'organes de pilotage ni à leur disposition en submatrices. Un autre type connu quel que soit de générateur-

commutateur bidirectionnel peut être pareillement employé.

Par exemple dans la figure 2 on a schématiquement illustré l'emploi de transistors bidirectionnels. Dans cette figure on a indiqué par 92 une matrice rectangulaire dans laquelle chaque paire de rangées est associée, selon l'invention, à un seul circuit de pilotage 93. Ce circuit est alimenté par un générateur d'impulsions 94 et est piloté au moyen d'un transistor bidirectionnel 95, c'est-à-dire d'un transistor dans lequel les fonctions de l'émetteur et du collecteur peuvent se changer entre elles, transistor qui fonctionne en porte de courant. En outre chaque colonne est associée à un seul fil de pilotage 96 alimenté par un générateur d'impulsions de colonne 97 et piloté lui aussi à travers un transistor bidirectionnel 98.

Le même schéma de pilotage peut être réalisé en employant des transistors unidirectionnels comme en figure 3. Dans ce cas pour chaque circuit de pilotage 99 il faut une paire 100 de transistors unidirectionnels connectés en opposition.

Que l'on considère de nouveau la figure 1, dans laquelle on a représenté un roulement de lecture 101 que l'on suppose couplé inductivement, d'une façon connue, à tous les noyaux de la matrice 54 avec un sens alterne d'un noyau à l'autre, au but de réduire les perturbations induites par les noyaux non pas sélectionnés, mais partiellement excités. Le signal de lecture, induit dans le roulement 101 pendant l'interrogation d'un noyau sélectionné contenant une unité binaire (état N), est appliqué, par l'intermédiaire d'un redresseur 102 et d'un amplificateur 103, à une première entrée 154 d'une porte « et » 104. La deuxième entrée 105 de cette porte est contrôlée par une impulsion d'exploration engendrée, d'une façon connue, dans un instant prédéterminé du cycle de pilotage de la mémoire 54 de manière à distinguer le signal utile parmi d'éventuelles perturbations.

Le signal sortant de la porte 104 est façonné par le circuit 106 selon une forme opportune pour que ledit signal puisse être utilisé par les autres parties de la machine à calculer, notamment pour le contrôle de l'inhibition.

Il est bien connu que, au but d'inhiber pendant le cycle d'écriture la commutation du noyau sélectionné, une impulsion de courant est envoyée le long d'un roulement d'inhibition couplé à tous les noyaux de la matrice, ladite impulsion ayant sens opposé à celui du courant d'écriture des fils de pilotage horizontal. Ce système ne peut pas être employé pour une matrice du type de la mémoire 54, dans laquelle on pilote simultanément deux rangées et une colonne. En fait dans le cas d'un seul roulement l'impulsion d'inhibition aurait sens exact pour la rangée x sélectionnée, mais non pas pour la rangée x' laquelle est pilotée en sens opposé

à la rangée x et pour laquelle partant l'impulsion d'inhibition aurait sens concordant avec celui de l'impulsion de pilotage en provoquant ainsi des commutations non pas désirées.

Par conséquent, selon une autre caractéristique de l'invention, la matrice 54 est fournie d'un premier roulement d'inhibition 107 couplé à tous les noyaux des $\frac{n}{2}$ rangées pilotées comme la rangée x , et d'un deuxième roulement d'inhibition 108 couplé à tous les noyaux des restantes $\frac{n}{2}$ rangées pilotées comme la rangée x' .

Les impulsions d'inhibition sont engendrées dans le roulement 107 par un générateur 109 piloté à travers une porte « et » 111 ayant trois entrées; analoguement, pour le roulement 108 on prévoit un générateur d'impulsions 110 piloté à travers une porte « et » 112, elle aussi à trois entrées.

Une entrée 113 de la porte 111 et une entrée 114 de la porte 112 sont connectées, à travers une connexion directe qui n'a pas été représentée en figure, aux termineurs 75 respectivement 76 de la partie binaire 74. Ainsi, selon que l'adresse contenue dans la partie 74 est apte à sélectionner la rangée x ou la rangée x' , on prédispose automatiquement la commande du générateur 109 ou 110 au but d'envoyer l'éventuelle impulsion d'inhibition seulement dans le roulement d'inhibition couplé aux noyaux de la rangée sélectionnée.

Une deuxième entrée de toutes les deux portes 111 et 112 est connectée au termineur 115, auquel pendant un intervalle de temps superposé au cycle d'écriture d'un cycle de pilotage de la matrice 54, on envoie une impulsion de commande de l'inhibition.

Enfin la dernière entrée de toutes les deux portes est contrôlée à travers une porte « ou » 116 par la sortie 117 du circuit façonneur 106, de manière à récrire seulement l'information effacée par l'opération de lecture. Notamment, lorsque pendant le cycle de lecture on n'induit aucun signal utile dans le roulement 101, la sortie 117 permet l'ouverture des portes 111 et 112, tandis que lorsqu'on engendre un signal de lecture indiquant que le noyau interrogé contenait une unité binaire la sortie 117 empêche l'ouverture des portes 111 et 112, de sorte que l'information effacée par la lecture puisse être réécrite dans le successif cycle d'écriture.

A travers une deuxième entrée 118 de la porte « ou » 116 les portes « et » 111 et 112 peuvent être contrôlées indépendamment du circuit de lecture.

Au but de piloter une mémoire selon la présente invention il faut disposer convenablement les noyaux des matrices et leurs connexions.

Une première forme de réalisation est illustrée par la figure 4, dans laquelle on a représenté un détail d'une matrice plane appartenant à une mé-

moire formée de h matrices planes pilotées en parallèle. Les noyaux 119 sont disposés dans un réseau de fils de pilotage x et y , qui sont rectilignes et qui passent dans les trous des correspondants noyaux de manière à réaliser une connexion électromagnétique équivalente à un roulement d'une seule spire. Puisque le long des fils x et y les noyaux 119 s'alternent avec des orientations orthogonaux, comme il est indiqué dans la figure 4, les correspondantes connexions électromagnétiques auront des effets opposés, et pour cela le sens des courants pilotes devra s'alterner dans les successifs fils de pilotage.

Notamment, en supposant d'envoyer le long des fils de pilotage 120 et 121 des courants dirigés vers la droite et respectivement vers le haut, c'est-à-dire selon les flèches indiquées sur les fils eux-mêmes, le champ magnétique résultant sur le noyau magnétique 122 sera orienté d'une telle façon que l'on puisse porter en saturation le noyau lui-même.

Au contraire, un champ orienté comme le précédent ne pourra avoir aucun effet sur le noyau contigu 123, ce dernier ayant un orientation perpendiculaire à celui du précédent noyau 122. Pour que ce deuxième champ magnétique puisse être efficient il doit être tourné en direction perpendiculaire par le moyen de l'inversion d'un des deux courants de pilotage, par exemple le courant le long du fil 124, comme indiqué en figure par la flèche représentée sur le fil lui-même.

On voit partant que si l'on veut commuter les noyaux de la matrice 92, en maintenant constant le sens le long d'un fil horizontal, il faut alterner le sens des impulsions de courant envoyées le long des fils verticaux, tandis qu'en maintenant constant le sens le long d'un fil vertical il faut alterner le sens des impulsions envoyées le long des fils horizontaux, comme indiqué en figure par les flèches représentées sur les fils eux-mêmes.

En connectant une série de fils 120 et 125 associés à deux rangées alternes, une certaine impulsion pilote parcourra la rangée x_i en un certain sens et la rangée x_{i+2} en sens opposé, notamment selon les flèches, dessinées à trait interrompu, 126 ou 127. De telle manière les susdites conditions pour la commutation des noyaux se réalisent seulement pour les noyaux de l'une ou de l'autre des deux rangées x_i et x_{i+2} pilotées simultanément selon l'invention.

La réalisation pratique de l'assemblage ci-décrié est représentée dans la figure 5. Les fils de pilotage x et y de chaque matrice sont fixés sur un panneau 128 de matériel isolant. Chaque panneau porte deux matrices du type représenté en figure 4, l'une sur la face 129 et l'autre sur la face 130 de manière à réduire l'inductivité des fils de pilotage. Chaque fil est connecté en série de la manière illustrée dans la figure 4 à tous les noyaux de la même

rangée, ou colonne, de toutes les h matrices planes composant la mémoire, lesquelles sont disposées à paire sur des panneaux isolants comme le panneau 128 de la figure 5. En outre à la sortie de la mémoire, les fils 131 et 132 associés à deux rangées génériques alternes x_i et x_{i+2} sont connectés d'une extrémité en série entre eux tandis que de l'autre extrémité ils aboutissent à un même organe de pilotage, constitué par exemple par un transformateur d'impulsions comme pour la paire de fils 56 et 57 de la matrice 54 (fig. 1). De telle manière une impulsion pilote parcourra les fils 131 et 132 dans les sens indiqués en figure par les flèches à traits pleins en pilotant ainsi simultanément en sens opposé les rangées alternes x_i et x_{i+2} de toutes les h matrices planes composant la mémoire.

Dans la figure 6 on a représenté le schéma de connexion des roulements d'inhibition 133 et 134 d'une matrice plane pilotée selon le schéma de la figure 4. Le roulement 133 est couplé à tous les noyaux des $\frac{n}{2}$ rangées x_1, x_2, \dots pilotées comme la rangée x_i de la figure 4, tandis que le roulement d'inhibition 134 est couplé à tous les noyaux des $\frac{n}{2}$ rangées x_3, x_4, \dots pilotées comme la rangée x_{i+2} . Le sens de l'impulsion d'inhibition, indiqué en figure par les flèches dessinées sur les fils γ des roulements d'inhibition, est tel qu'il s'oppose dans chaque rangée x au courant d'écriture, dont le sens est indiqué par les flèches dessinées à traits interrompus 135.

Une deuxième forme de réalisation des assemblages de pilotage d'une mémoire incorporant l'invention est illustrée par les figures 7 et 8. Les noyaux magnétiques sont disposés et orientés d'une manière identique à la figure 4, tandis que la connexion en série entre les fils de pilotage est constitué dans ce cas entre des fils associés à des rangées contiguës plutôt qu'à des rangées alternes comme dans le cas précédent. Notamment les fils 136 et 137 (fig. 7) correspondant à deux rangées génériques contiguës x_i et x_{i+1} sont connectés en série à une extrémité à travers un conducteur 138 (fig. 8), de sorte qu'une impulsion pilote puisse parcourir dans le même sens toutes les deux rangées couplées x_i et x_{i+1} de chaque matrice.

Les sens des impulsions de pilotage de rangée coïncident donc avec les sens des flèches dessinées à traits interrompus 139 et 140 (fig. 7) et pour cela les conditions de commutation (indiquées par les sens des flèches représentées sur les fils de pilotage de la fig. 7) se réalisent seulement pour les noyaux de l'une ou de l'autre des deux rangées x_i et x_{i+1} commandées simultanément.

L'assemblage des roulements d'inhibition de cette deuxième forme de réalisation est représenté par la figure 9. Les roulements d'inhibition 141

et 142 sont alternativement couplés aux noyaux de rangées contiguës, c'est-à-dire le roulement 141 est associé à toutes les rangées $x_1, x_2, \dots, x_i, \dots$ et le roulement 142 à toutes les rangées $x_2, x_4, \dots, x_{i+1}, \dots$. Au but de faire circuler le courant d'inhibition avec un sens (indiqué en fig. 9 par les flèches représentées sur les fils d'inhibition) opposé à celui (flèches à traits interrompus 143) des courants d'écriture de rangée, il faut un fil de retour 144 pour chaque fil d'inhibition 145 du roulement 141 et un fil de retour 146 pour chaque fil d'inhibition 147 du roulement 142. Les fils de retour peuvent être imprimés sur le panneau isolant 148 (fig. 8) de manière à courir immédiatement sous les noyaux et réduire ainsi au minimum l'inductance du correspondant fil d'inhibition connecté avec les noyaux.

RÉSUMÉ

L'invention concerne une mémoire statique à matrices d'éléments bi-stables disposés selon un réseau polidimensionnel de lignes coordonnées et individualisés par les intersections de ces lignes et comprenant des moyens de pilotage associés auxdites lignes au but de développer des impulsions aptes à piloter lesdits éléments vers l'un ou l'autre de leurs états d'équilibre, caractérisée par les points suivants pris isolément ou en combinaison :

1° Les lignes coordonnées parallèles, d'une dimension au moins, d'une matrice plane sont associées à paires en sens opposé auxdits moyens de pilotage, de sorte qu'une même impulsion de pilotage puisse par l'inversion du sens piloter alternativement vers un état donné les éléments de l'une ou de l'autre ligne d'une paire;

2° Une première et une deuxième série de moyens d'inhibitions contrôlés par des moyens de lecture vérifiant l'état actuel desdits éléments à la suite d'une commutation dans un certain état au but d'inhiber la commutation dans l'autre état, sont associées respectivement à l'une et à l'autre des lignes coordonnées desdites paires;

3° Lesdits éléments sont des noyaux magnétiques ayant une caractéristique d'hystérésis substantiellement rectangulaire et sont connectés suivant un orientation alterne à un système de fils de pilotage associés aux rangées d'un ensemble de matrices planes, les fils de pilotage associés à deux rangées alternes ou contiguës étant connectés en série, de sorte qu'une impulsion pilote parcourt d'abord toutes les rangées x_i desdites matrices planes dans un certain sens et ensuite toutes les rangées x_{i+2} respectivement x_{i+1} dans le sens opposé;

4° Dans chaque matrice plane deux roulements d'inhibition sont couplés alternativement aux noyaux appartenant à des paires de rangées contiguës, le sens du couplement étant alterne pour les rangées d'une même paire;

5° Dans chaque matrice plane deux roulements

d'inhibition sont couplés alternativement aux noyaux appartenant à des rangées contiguës, le sens du couplément étant constant pour toutes les rangées couplées à chaque roulement;

6° Les moyens de pilotage comprennent des transformateurs linéaires d'impulsions pilotés par des tubes électroniques, chaque transformateur étant apte à piloter deux desdites lignes coordonnées associées à paires, lesdits transformateurs étant disposés en submatrices;

7° Lesdits moyens de pilotage comprennent

des transistors bidirectionnels, chaque transistor étant apte à piloter deux desdites lignes coordonnées associées à paires;

8° Lesdits moyens de pilotage comprennent des paires de transistors unidirectionnels, chaque paire de transistors étant apte à piloter deux desdites lignes coordonnées associées à paires.

Société dite : ING. C. OLIVETTI & C. (S. P. A.).

Par procuration :

Société dite : S. A. M. P. O. OLIVETTI.

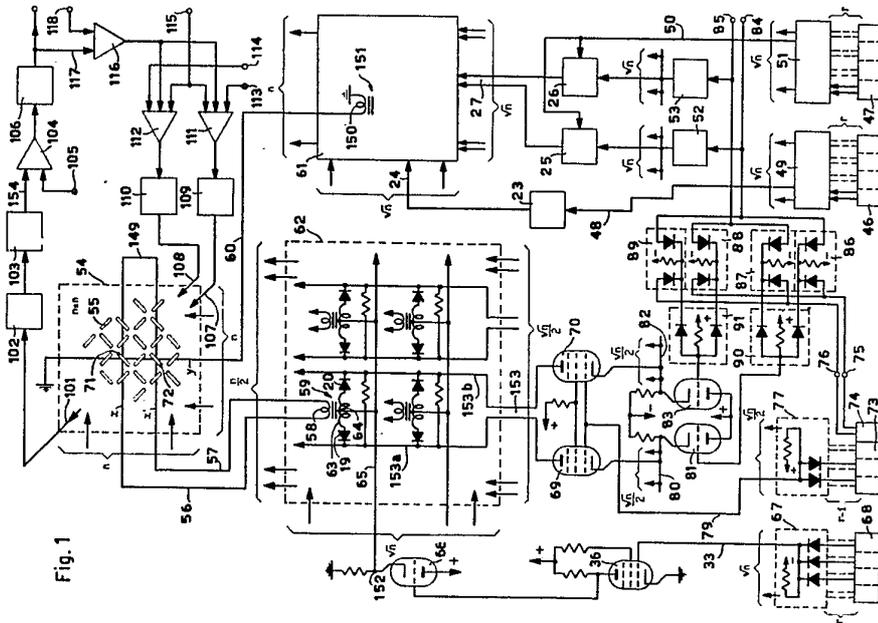


Fig. 1

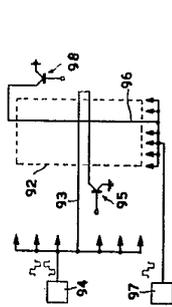


Fig. 2

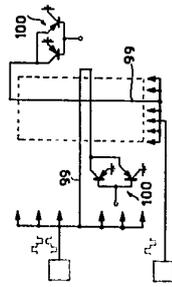


Fig. 3

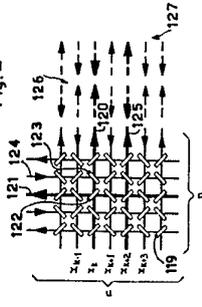


Fig. 4

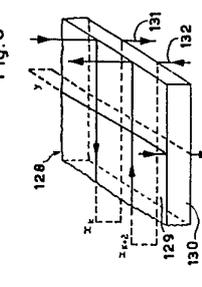


Fig. 5

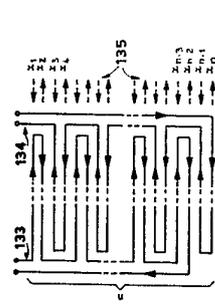


Fig. 6

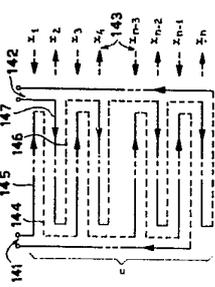


Fig. 7

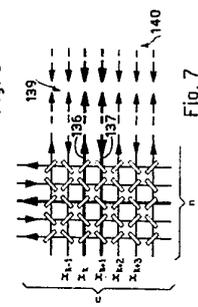


Fig. 8

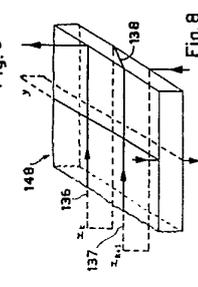
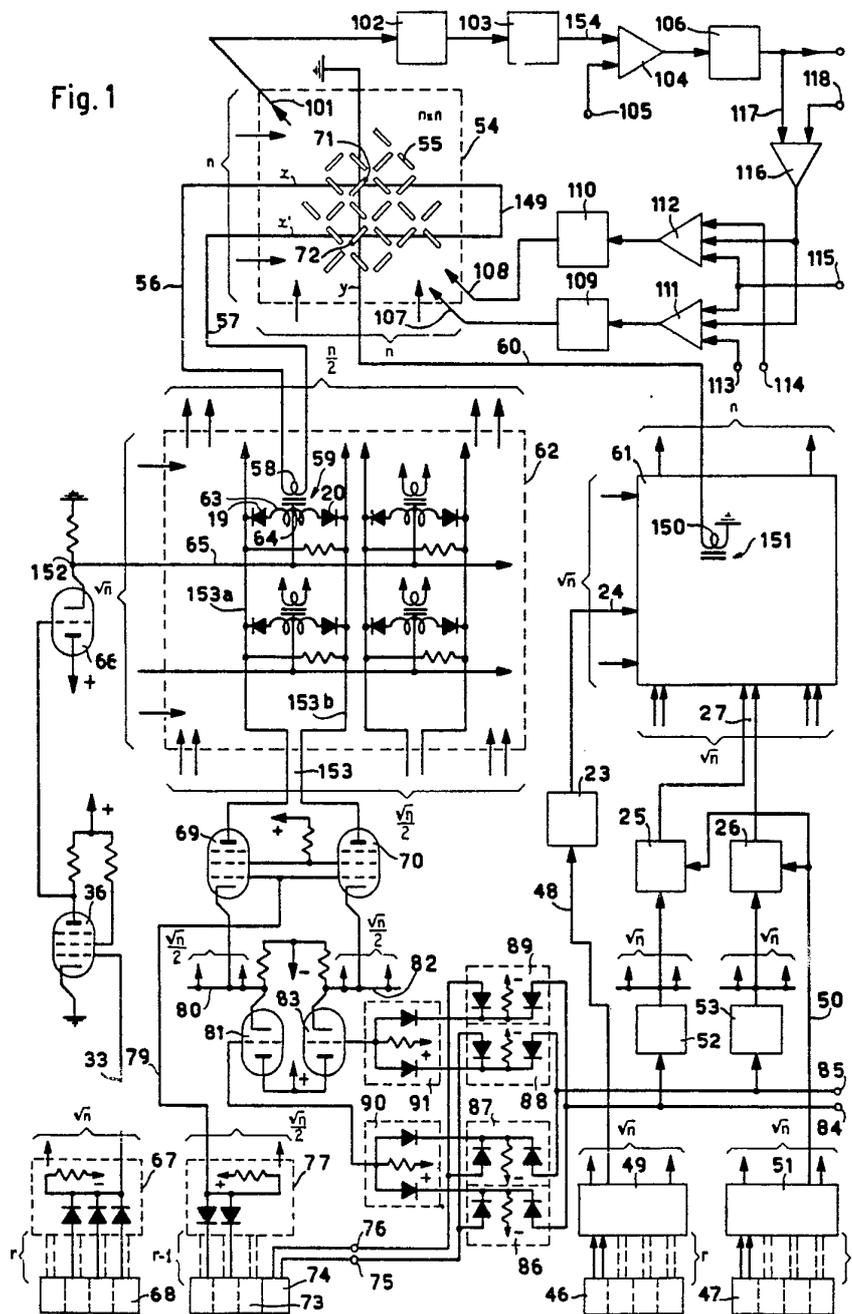


Fig. 9

Fig. 1



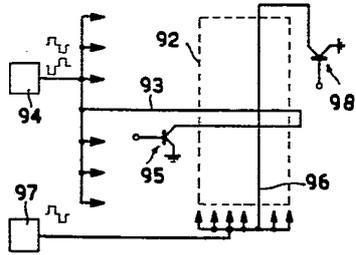
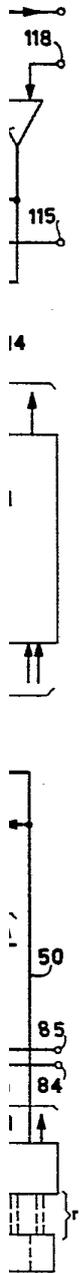


Fig. 2

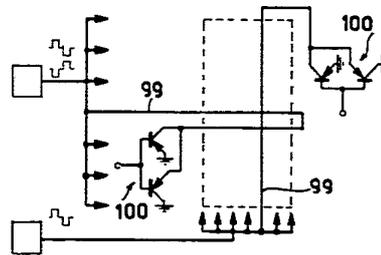


Fig. 3

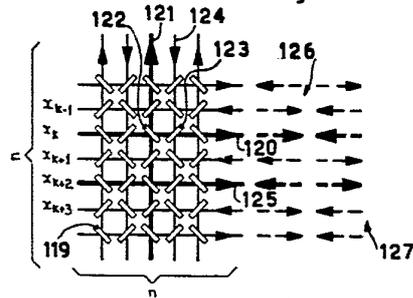


Fig. 4

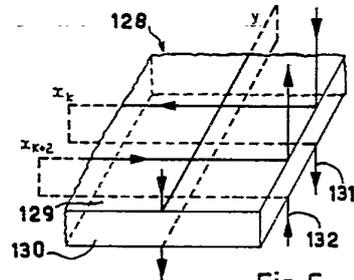


Fig. 5

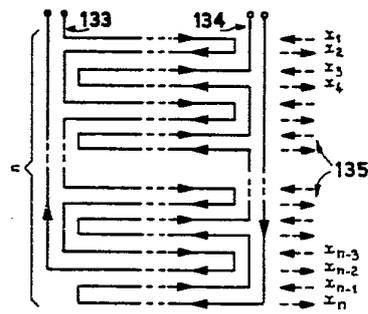


Fig. 6

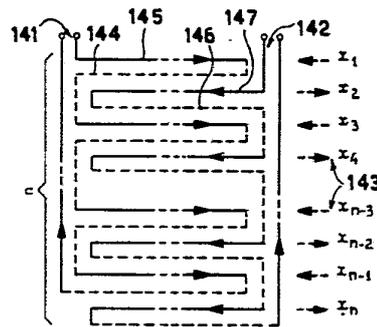


Fig. 9

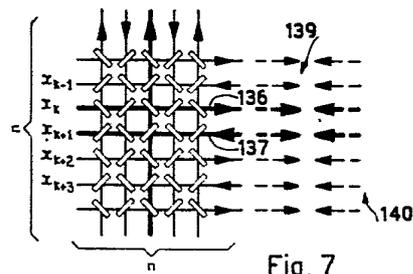


Fig. 7

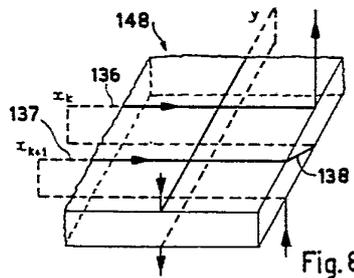


Fig. 8